

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-046764

(43)Date of publication of application : 16.02.1990

(51)Int.Cl.

H01L 27/10  
G11C 17/08

(21)Application number : 63-197674

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 08.08.1988

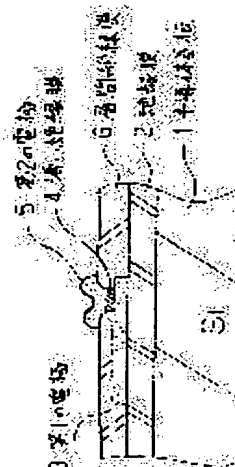
(72)Inventor : IWAMATSU SEIICHI

## (54) NON-VOLATILE FIXED MEMORY DEVICE

## (57)Abstract:

**PURPOSE:** To arrange a non-volatile fixed memory part in a three-dimensional manner, and increase the integration degree of a semiconductor integrated circuit device, by forming a thin insulating film of specified material, on the surface or the side surface of a first electrode formed on a semiconductor substrate insulating film, and forming a second electrode via the above thin insulating film.

**CONSTITUTION:** On the surface of a semiconductor substrate 1 of Si, an insulating film 2 of SiO<sub>2</sub> is formed; on the surface of the insulating film 2, a first electrode 3 composed of polycrystalline Si, Al, W, WSi, etc., is formed; thereon, an interlayer insulating film 6 made of CVPSiO<sub>2</sub> or the like is formed; a window is opened in a part, on the first electrode 3, of the interlayer insulating film 6; a thin insulating film 4 of SiO<sub>2</sub>, SiON, Si<sub>3</sub>N<sub>4</sub>, Al<sub>2</sub>O<sub>3</sub>, etc., is formed by CVD method or oxidation method; a second electrode 5 composed of polycrystalline Si, Al, W, WSi, etc., is formed on the thin insulating film 4. The thin insulating film 4 may be formed also in the following manner; the film 4 is formed as far as to the side surface of the first electrode 3, and thereon the second electrode 5 is formed so as to extend on a part of the side surface of the first electrode 3. In this case, the space insulating film 6 is not always necessary.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

**THIS PAGE BLANK (USPTO)**

⑤ Int. Cl.<sup>3</sup>H 01 L 27/10  
G 11 C 17/08

識別記号

4 3 1

庁内整理番号

8624-5F

⑬ 公開 平成2年(1990)2月16日

7341-5B G 11 C 17/00 3 0 1 A

審査請求 未請求 請求項の数 3 (全3頁)

⑭ 発明の名称 非熔断固定記憶装置

⑮ 特 願 昭63-197674

⑯ 出 願 昭63(1988)8月8日

⑰ 発 明 者 岩 松 誠 一 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑲ 代 理 人 弁理士 上柳 雅彦 外1名

## 明 細 書

## 1. 発明の名称

非熔断固定記憶装置

## 2. 特許請求の範囲

(1) 半導体基板には絶縁膜が形成され、該絶縁膜上に形成された、第1の電極の表面又は側面のいずれか又は、表面と側面の一部には、SiO<sub>2</sub>、SiO<sub>2</sub>をSi<sub>3</sub>N<sub>4</sub>、SiO<sub>2</sub>N<sub>2</sub>、Al<sub>2</sub>O<sub>3</sub>、あるいはSi<sub>3</sub>N<sub>4</sub>、あるいはAl<sub>2</sub>O<sub>3</sub>等から成る薄い絶縁膜が形成され、該薄い絶縁膜を介して第2の電極が形成されて成る事を特徴とする非熔断固定記憶装置。

(2) 第1の電極あるいは第1の電極と第2の電極を多結晶Siとなす事を特徴とする請求項1記載の非熔断固定記憶装置。

(3) 第1の電極あるいは第1の電極と第2の電極をAlとなす事を特徴とする請求項1記載の非熔断固定記憶装置。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、非熔断固定記憶装置の構造及び材料構成に関する。

〔従来の技術〕

従来、非熔断固定記憶装置は、第3図に示す如き構造をとっていた。すなわち、Siから成る半導体基板21の表面には、SiO<sub>2</sub>から成る絶縁膜22が形成され、該絶縁膜22に開けられた窓から拡散層から成る第1の電極23を形成し、該第1の電極23の表面の一部にオキシナイトライド(SiON)から成る薄い絶縁膜24を形成し、該薄い絶縁膜24の表面に第2の電極25を形成して成るのが通例であった。本例の反熔断固定装置としての動作は、第1の電極23と第2の電極25との間に電圧を印加し、薄い絶縁膜24を絶縁破壊されて第1の電極23と第2の電極25とを導通状態となさせるもので、非熔断固定記憶動作となるわけである。

## 【発明が解決しようとする課題】

しかし、上記従来技術によると半導体基板には、出来る限りトランジスタを多数形成し、集積度を高めようとするのに対し、非熔断固定記憶装置を半導体基板に形成するわけであるから集積回路の集積度の向上には向かないと云う課題があった。

本発明、かかる従来技術の課題を解決し、半導体集積回路装置における非熔断固定記憶装置部を3次元的に配置し、半導体集積回路装置の集積度の向上を計る事を目的とする。

## 【課題を解決するための手段】

上記課題を解決するために、本発明は、非熔断固定記憶装置に関し、半導体基板上に、絶縁膜を形成し、該絶縁膜上に形成した、第1の電極の表面又は側面のいずれか又は表面と側面一部には、 $\text{SiO}_2$ 、 $\text{SiO}$ 、と $\text{Si}_3\text{N}_4$ 、 $\text{SiO}$ 、と $\text{Al}_2\text{O}_3$ 、あるいは $\text{Si}_3\text{N}_4$ 、あるいは $\text{Al}_2\text{O}_3$ 、等から成る薄い絶縁膜を形成し、該薄い絶縁膜を介して、第2の電極を形成する手段をとる事

を基本とする。

## 【実施例】

以下、実施例により本発明を詳述する。第1図及び第2図は本発明の実施例を示す非熔断固定記憶装置の要部の断面図である。

第1図では、 $\text{Si}$ から成る半導体基板1の表面に、 $\text{SiO}_2$ から成る絶縁膜2を形成し、該絶縁膜2の表面に、多結晶 $\text{Si}$ 、 $\text{Al}$ 、 $\text{W}$ 、 $\text{WSi}$ 等から成る第1の電極3を形成し、 $\text{CVD SiO}_2$ 等による、層間絶縁膜6を更に、その上に形成後該層間絶縁膜6の第1の電極3上の一部を窓開けし、 $\text{CVD}$ 法や酸化法により、 $\text{SiO}_2$ 、 $\text{SiON}$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 等の薄い絶縁膜4を形成し、該薄い絶縁膜4上に、多結晶 $\text{Si}$ 、 $\text{Al}$ 、 $\text{W}$ 、 $\text{WSi}$ 等から成る第2の電極5を形成して成る。尚薄い絶縁膜4は第1の電極3の側面に迄形成され、その上に、第2の電極5が第1の電極3の側面の一部に迄延在して形成されてもよく、又、この場合には、必ずしも空間絶縁膜6はなくても良い。

第2図では、 $\text{Si}$ から成る半導体基板1の表面には、 $\text{SiO}_2$ 等から成る絶縁膜12が形成され、該絶縁膜12の表面には多結晶 $\text{Si}$ 、 $\text{Al}$ 、 $\text{W}$ 、 $\text{WSi}$ 等から成る第1の電極3と第2の電極5が形成され、該第1の電極3と第2の電極5の少くともギャップ間に、 $\text{SiO}_2$ 、 $\text{SiON}$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 等から成る薄い絶縁膜14が $\text{CVD}$ 法や酸化法により形成されて成る。尚薄い絶縁膜4は第1の電極3や第2の電極5の表面や側面に延在して形成されても良い。

## 【発明の効果】

本発明により半導体集積回路装置に非熔断固定記憶装置を集積度高く形成する事ができる効果がある。

## 4. 図面の簡単な説明

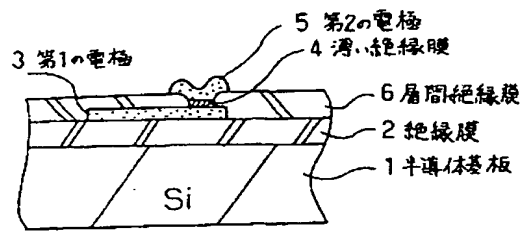
第1図及び第2図は本発明の実施例を示す非熔断固定記憶装置の要部の断面図であり、第3図は従来技術における非熔断固定記憶装置の要部の断面図である。

- 1、11、21・・・半導体基板
- 2、12、22・・・絶縁膜
- 3、13、23・・・第1の電極
- 4、14、24・・・薄い絶縁膜
- 5、15、25・・・第2の電極
- 6・・・層間絶縁膜

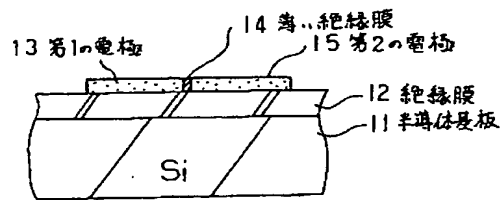
以 上

出願人 セイコーエプソン株式会社

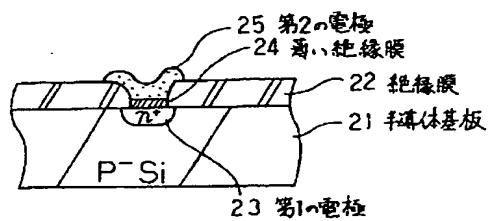
代理人 弁理士 上 柳 雅 孝 (他1名)



第 1 図



第 2 図



第 3 図

**THIS PAGE BLANK (USPTO)**